

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORLED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-233312

(43) 公開日 平成4年(1992)8月21日

(51) Int.Cl.³

H 0 3 H 11/08

識別記号

庁内整理番号

8731-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 8 頁)

(21) 出願番号 特願平2-408684

(22) 出願日 平成2年(1990)12月28日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 原 信二

大阪市阿倍野区長池町22番22号 シャープ株式会社内

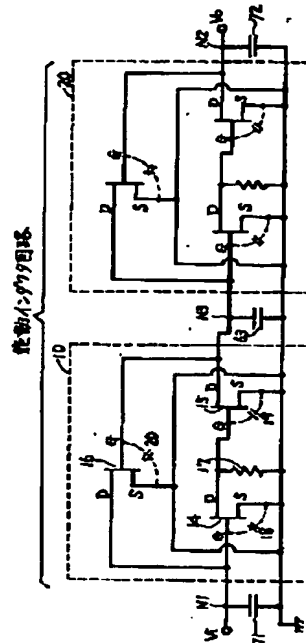
(74) 代理人 弁理士 深見 久郎 (外2名)

(54) 【発明の名称】 マイクロ波能動フィルタ回路

(57) 【要約】

【構成】 2つの疑似ジャイレータ10および20を用いた低域通過フィルタが開示される。疑似ジャイレータ回路を構成する電界効果トランジスタのゲートソース間容量は、低域通過フィルタを構成するためのキャパシタに含めて扱うことができる。したがって、ジャイレータのための理想的なアドミッタンス行列が得られる。

【効果】 簡単化された疑似ジャイレータ回路によって低域通過フィルタが構成されるので、低域通過フィルタの高集積化に資する。



【特許請求の範囲】

【請求項1】 カスケード接続された第1および第2の擬似ジャイレータ手段と、前記第1の擬似ジャイレータ手段の入力ノードと基準電位との間に接続された第1の容量手段と、前記第1の擬似ジャイレータ手段の出力ノードおよび前記第2の擬似ジャイレータ手段の入力ノードの共通接続ノードと基準電位との間に接続された第2の容量手段と、前記第2の擬似ジャイレータ手段の出力ノードと基準電位との間に接続された第3の容量手段とを含む、各前記第1および第2の擬似ジャイレータ手段は、第1の電界効果トランジスタを含む第1の反転増幅器と、前記第1の反転増幅器の後段にカスケード接続された、第2の電界効果トランジスタを含む第2の反転増幅器とを備え、前記第1の電界効果トランジスタは、ゲートがそれぞれの前記擬似ジャイレータ手段の入力ノードに接続され、ソースが基準電位に接続され、前記第2の電界効果トランジスタは、ゲートが前記第1の電界効果トランジスタのドレインに接続され、ソースがそれぞれの前記擬似ジャイレータ手段の基準電位に接続され、ドレインがそれぞれの前記擬似ジャイレータ手段の出力ノードに接続され、さらに、それぞれの前記擬似ジャイレータ手段の入力ノードと出力ノードとの間に接続され、それぞれの前記擬似ジャイレータ手段の出力ノードの電圧を入力ノードに負帰還する負帰還手段を備える、マイクロ波能動フィルタ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、マイクロ波能動フィルタ回路に関し、特に、ジャイレータ回路により構成されたインダクタを利用して簡便化されたマイクロ波能動フィルタ回路に関する。

【0002】

【従来の技術】 図3は、一般に知られる低域通過フィルタの回路図である。図4を参照して、この低域通過フィルタは、2つのキャパシタ71および72と、インダクタ70とを含む。マイクロ波帯、特に小型化を重視したモノリシックマイクロ波集積回路において、このようなフィルタが構成される場合は、容量素子として、金属(METAL) - 誘電体薄膜(DIELECTRIC) - 金属(METAL)によって形成されるMIMキャパシタが用いられる。一方、インダクタとして、誘電体基板上で金属をスパイラル状に巻いたスパイラルインダクタが用いられる。

【0003】 図7は、従来のスパイラルインダクタの構造図である。図7(A)は平面構造を示し、図7(B)が図7(A)内の矢視B-Bにおける断面構造を示す。スパイラルインダクタは、この図に示すように、ガリウム砒素基板82の一方の面上に金属導体パターン81が渦巻状に形成されており、金属導体パターン81の各端部81aおよび82bがスパイラルインダクタの2つの

端子を構成する。

【0004】 図8は、ジャイレータを用いたインダクタの回路ブロック図である。インダクタ65は、カスケード接続された2つのジャイレータ回路62および64と、その間に接続されたキャパシタ63とを含む。このように、2つのジャイレータ回路62および64と1つのキャパシタ63とにより、インダクタ65を等価的に構成できることは一般に知られている。

【0005】

【発明が解決しようとする課題】 図7に示した従来のスパイラルインダクタは、簡単な構成であるが、所望のインダクタを得るためには、スパイラルインダクタの形状が大きくなり、それにともなってスパイラルインダクタにより発生する磁界が漏れ、周辺回路に悪影響を及ぼす。したがって、スパイラルインダクタ周辺に他の回路を形成することができず、回路の集積化を著しく阻害していた。

【0006】 また、スパイラルインダクタに変えて図8に示したジャイレータを用いたインダクタ65を使用しようとしても、ジャイレータ回路の回路構成が複雑であるため、集積回路の占有面積が増加するのを防ぐことが出来なかった。

【0007】 したがって、これらのインダクタを用いて能動フィルタを構成しようすると、その占有面積の増加を防ぐことができず、集積化の妨げとなっていた。

【0008】 この発明は、上記のような課題を解決するために成されたもので、簡便化された回路構成を有する能動フィルタ回路を提供することを目的とする。

【0009】

【課題を解決するための手段】 この発明に係るマイクロ波能動フィルタ回路は、カスケード接続された第1および第2の擬似ジャイレータ手段と、第1の擬似ジャイレータ手段の入力ノードと基準電位との間に接続された第1の容量手段と、第1および第2の擬似ジャイレータ手段の共通接続ノードと基準電位との間に接続された第2の容量手段と、第2の擬似ジャイレータ手段の出力ノードと基準電位との間に接続された第3の容量手段とを含む。各第1および第2の擬似ジャイレータ手段は、第1の電界効果トランジスタを含む第1の反転増幅器と、第1の反転増幅器の後段にカスケード接続された、第2の電界効果トランジスタを含む第2の反転増幅器と、それぞれの擬似ジャイレータ手段の出力ノードの電圧を入力ノードに負帰還する負帰還手段とを備える。第1の電界効果トランジスタは、ゲートがそれぞれの擬似ジャイレータ手段の入力ノードに接続され、ソースが基準電位に接続される。第2の電界効果トランジスタは、ゲートが第1の電界効果トランジスタのドレインに接続され、ソースがそれぞれの擬似ジャイレータ手段の出力ノードに接続され、ドレインがそれぞれの擬似ジャイレータ手段の出力ノードに接続される。

【0010】

【作用】この発明におけるマイクロ波能動フィルタ回路では、能動フィルタ回路を構成する第1および第2の疑似ジャイレータ手段が簡単な回路によって構成される。すなわち、各第1および第2の疑似ジャイレータ手段が、カスケード接続された第1および第2の反転増幅器と、疑似ジャイレータ手段の出力ノードの電圧を入力ノードに負帰還する負帰還手段とによって構成される。

【0011】

$$\begin{bmatrix} 0 & 0 \\ G1 & 0 \end{bmatrix}$$

… (1)

【0013】また、カスケード接続された2段の電界効果トランジスタのアドミッタンス行列は次の様になる。 ※

$$\begin{bmatrix} 0 & 0 \\ -G2 & 0 \end{bmatrix}$$

… (2)

【0015】ここで、G1およびG2は、電界効果トランジスタの相互コンダクタンスを示す正の実数である。

【0016】行列(1)および(2)により、後に説明するこの発明の回路のアドミッタンス行列は次の様にな ★

$$\begin{bmatrix} 0 & G1 \\ -G2 & 0 \end{bmatrix}$$

… (3)

【0018】アドミッタンス行列(3)は、その回路がジャイレータとして動作することを意味している。しかしながら、電界効果トランジスタによって構成された実際の回路では、多くの浮遊容量成分が存在するので、それにより高周波特性が劣化している。したがって、実際の回路において行列(3)に示したアドミッタンス行列を得ることが困難であることが指摘される。しかしながら、この発明の実施例では、このような不都合が以下のように解消されている。

【0019】図1は、この発明の一実施例を示す低域通過フィルタの等価回路図である。この低域通過フィルタは、2つの疑似ジャイレータ回路10および20とキャパシタ63とによって構成された能動インダクタ回路を含む。疑似ジャイレータ回路10および20は、共通接続ノードN3を介してカスケード接続される。ノードN3と接地との間にキャパシタ63が接続される。疑似ジャイレータ回路10の入力ノードN1と接地との間にキャパシタ71が接続される。疑似ジャイレータ回路20の出力ノードN2と接地との間にキャパシタ72が接続される。

【0020】各疑似ジャイレータ回路10および20

*【実施例】理想的な電界効果トランジスタは、ゲート、ソース間の電圧に比例した電流を出力する電圧制御電流源によって表現される。理想的な電界効果トランジスタでは出力インピーダンスは無限大となり、かつ順方向伝送位相特性は180度となる。したがって、ソース接地の電界効果トランジスタのアドミッタンス行列は次のように表わされる。

【0012】

【数1】

※【0014】

【数2】

【0017】

【数3】

30

40

は、同じ回路構成を有する。たとえば、疑似ジャイレータ回路10は、各々が反転増幅器を構成するカスケード接続された電界効果トランジスタ14および15と、負帰還のための電界効果トランジスタ16と、抵抗17とを含む。トランジスタ14は、ゲートがノードN1に接続され、ソースが接地される。トランジスタ15は、ゲートがトランジスタ14のドレインに接続され、ソースが接地される。トランジスタ16は、ゲートがトランジスタ15のドレインに接続され、ドレインがノードN1に接続され、ソースが接地される。各トランジスタ14、15および16のゲートとソースとの間にゲート-ソース間容量18、19および20がそれぞれ存在することが指摘される。トランジスタ14のドレインとトランジスタ15のゲートの共通接続ノードと接地との間に抵抗17が接続される。

【0021】したがって、図1に示した疑似ジャイレータ回路10のアドミッタンス行列は、各トランジスタの相互コンダクタンスをgm、ゲート-ソース間容量をCsとすると、次のように表わされる。

【0022】

【数4】

$$\begin{bmatrix} j\omega C_{gsa} & g_{mb} \\ -\frac{g_{ma}^2 R}{1+j\omega C_{gsa} R} & j\omega C_{gsb} \end{bmatrix} \quad \dots (4)$$

【0023】ここで、添字aはトランジスタ14および15の値を示し、添字bはトランジスタ16の値を示す。すなわち、トランジスタ14および15が同じ値の回路定数を有するものと仮定している。したがって、トランジスタ14および15の相互コンダクタンスが g_{ma} により示され、ゲートソース間容量が C_{gsa} で示される。また、トランジスタ16の相互コンダクタンスが g_{mb} で示され、ゲートソース間容量が C_{gsb} により示される。なお、 ω は角周波数を示し、 j が純虚数を示す。

【0024】行列(4)から、図1に示した疑似ジャイレータ回路10は、入力アドミッタンス $j\omega C_{gsa}$ および

10 *および出力アドミッタンス $j\omega C_{gsb}$ を有し、かつ回路の両端に容量 C_{gsa} および C_{gsb} が接続された構成となっていることが解かる。

【0025】しかしながら、この疑似ジャイレータ回路10は、図1に示すように低域通過フィルタに使用されているので、容量 C_{gsa} および C_{gsb} は、等価的にキャパシタ71および63に含めて考えることができる。したがって、この疑似ジャイレータ回路10のアドミッタンス行列として次のものが得られることになる。

【0026】

【数5】

$$\begin{bmatrix} 0 & g_{mb} \\ -\frac{g_{ma}^2 R}{1+j\omega C_{gsa} R} & 0 \end{bmatrix} \quad \dots (5)$$

【0027】ここで、抵抗17の値 R を容量 C_{gsa} が無視できる程度の小さな値とすると、アドミッタンス行列

(5)中の要素が実数となり、この回路10はジャイレータとして動作する。すなわち、この疑似ジャイレータ回路10がジャイレータを構成するための理想的なアドミッタンス行列を有するものとして扱えることが理解される。後段の疑似ジャイレータ回路20についても同様のことがいえる。

【0028】このように、疑似ジャイレータ回路10および20が理想的なジャイレータとして機能するので、理想的な能動インダクタ回路が構成でき、キャパシタ71および72とともに優れた特性の低域通過フィルタを得ることができる。しかも、疑似ジャイレータ回路10および20が極めて簡単な回路から構成されているので、回路の集積化に貢献することが指摘される。

【0029】図2は、この発明の別の実施例を示す低域通過フィルタに適用可能な疑似ジャイレータ回路の等価回路図である。図2に示した疑似ジャイレータ回路30を図1に示した各疑似ジャイレータ回路10および20に代えて使用することにより、図1に示した場合よりも

さらに好ましいフィルタ特性を有する低域通過フィルタが得られる。

30 【0030】図2を参照して、この疑似ジャイレータ回路30は、図1に示した疑似ジャイレータ10と比較すると、次のような回路部分が異なっている。すなわち、電界効果トランジスタ16のドレインと入力ノードN1との間に電界効果トランジスタ44が接続されている。トランジスタ44は、ゲートが接地に接続され、ソースがトランジスタ16のドレインに接続され、ドレインが入力ノードN1に接続される。したがって、ソース接地トランジスタ16とゲート接地トランジスタ44からなるカスコード電界効果トランジスタによって、トランジスタ15のドレインからトランジスタ14のゲートへ負帰還が施されている。

【0031】したがって、図2に示した疑似ジャイレータ回路30のアドミッタンス行列は次のように表わされる。

【0032】

【数6】

$$\begin{bmatrix} j\omega C_{gsa} & \frac{g_{mb}}{g_{mb} + j\omega C_{gsb}} \\ -\frac{g_{ma}^2 R}{1 + j\omega C_{gsa} R} & j\omega C_{gsb} \end{bmatrix} \quad \dots (6)$$

【0033】しかるに、図1の例と同様に、ジャイレータとして理想的な次のようなアドミッタンス行列が得られる。

* 【0034】
【数7】

$$\begin{bmatrix} 0 & \frac{g_{mb}}{g_{mb} + j\omega C_{gsb}} \\ -\frac{g_{ma}^2 R}{1 + j\omega C_{gsa} R} & 0 \end{bmatrix} \quad \dots (7)$$

【0035】ここにおいても、RがCgsよりも十分小さな値であるとすれば、行列(7)のY₂₁は実数となる。また、使用周波数fが遮断周波数f_tよりも十分低い場合には、Y₁₂も実数となる。したがって、回路30もジャイレータとして動作し、フィルタを構成することができる。また、使用周波数fが遮断周波数f_tよりも十分低い場合では、g_{ma}・Rの値をある程度大きく設定することができるので、低域通過フィルタに利得を与えることができる。

【0036】各図4および図5は、それぞれ図1および図2に示した疑似ジャイレータ回路10および30の実際の回路図である。すなわち、図1および図2では、等価回路が示されされたが、図4および図5においてバイアスその他のための回路構成が示される。図4および図5において、V_{dd}が電源を示し、キャパシタおよび抵抗はいずれも十分大きな値を有するものとする。

【0037】図6は、図2に示した疑似ジャイレータ回路30を用いて低域通過フィルタを構成したときのフィルタ特性図である。図6を参照して、横軸が周波数(GHz)を示し、縦軸が利得(dB)を示す。曲線C1は理想的なフィルタの反射特性(S₁₁)を示し、曲線C2がその伝送特性(S₂₁)を示す。曲線C3は、図2に示した疑似ジャイレータ回路30を使用した低域通過フィルタの反射特性(S₁₁)を示し、曲線C4がその伝送特性(S₂₁)を示す。ここで、S₁₁およびS₂₁は、フィルタ特性を示す散乱行列におけるスカッタリングパラメータをそれぞれ示している。図6から、理想的な低域フ

ィルタ特性に近い特性が得られることが理解される。

【0038】このように、図1および図2に示した疑似ジャイレータ回路10、20および30をそれぞれ構成する電界効果トランジスタのゲートソース間容量を、低域通過フィルタを構成するためのキャパシタ71、63および72に含めて扱うことができるので、好ましい特性を有する低域通過フィルタが得られた。疑似ジャイレータ回路10、20および30は、いずれも簡単な回路構成を有しており、その回路の占有面積が小さいことが指摘される。

【0039】なお、図1および図2に示した疑似ジャイレータ回路10、20および30は、順方向および逆方向のいずれについても増幅作用を有しているので、低損失または利得を有するフィルタを構成することができることが指摘される。

【0040】

【発明の効果】以上のように、この発明によれば、マイクロ波能動フィルタ回路が簡単な回路構成を有する2つの疑似ジャイレータ手段により構成されたので、簡単化された、したがって占有面積の小さい能動フィルタ回路が得られた。

【図面の簡単な説明】

【図1】この発明の一実施例を示す低域通過フィルタの等価回路図である。

【図2】この発明の別の実施例を示す低域通過フィルタに適用可能な疑似ジャイレータ回路の等価回路図である。

9

10

【図3】一般に知られる低域通過フィルタの回路図である。

【図4】図1に示した疑似ジャイレータ回路を構成するための実際の回路図である。

【図5】図2に示した疑似ジャイレータ回路を構成するための実際の回路図である。

【図6】図2に示した疑似ジャイレータ回路を用いて低域通過フィルタを構成したときのフィルタ特性図である。

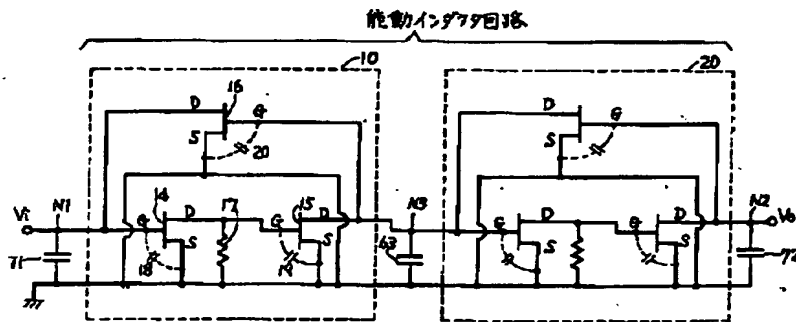
【図7】従来のスパイラルインダクタの構造図である。

【図8】ジャイレータを用いたインダクタの回路ブロック図である。

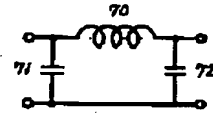
【符号の説明】

- 10 疑似ジャイレータ回路
- 14 電界効果トランジスタ
- 15 電界効果トランジスタ
- 16 電界効果トランジスタ
- 20 疑似ジャイレータ回路

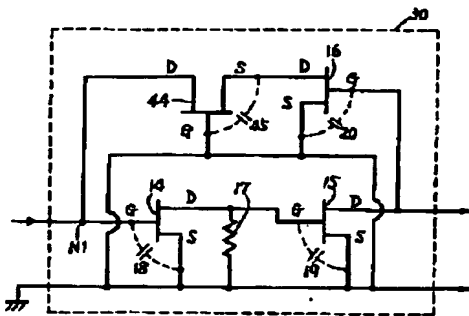
【図1】



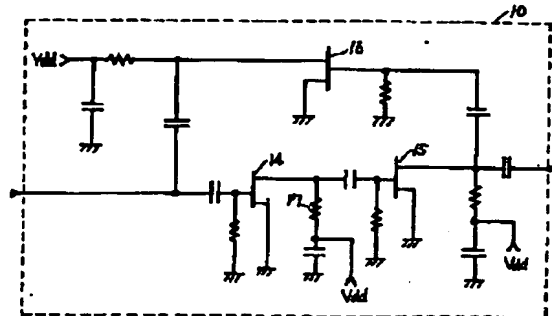
【図3】



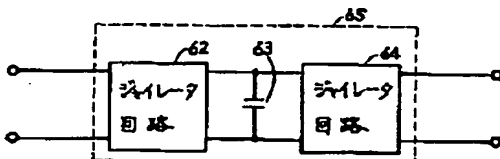
【図2】



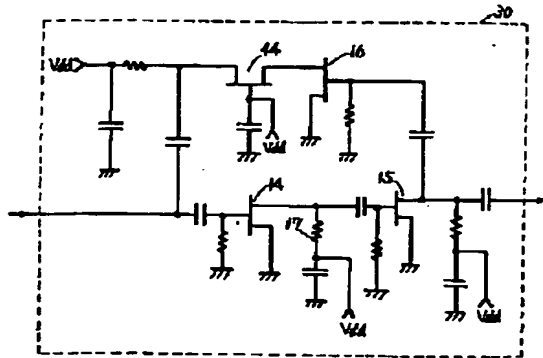
【図4】



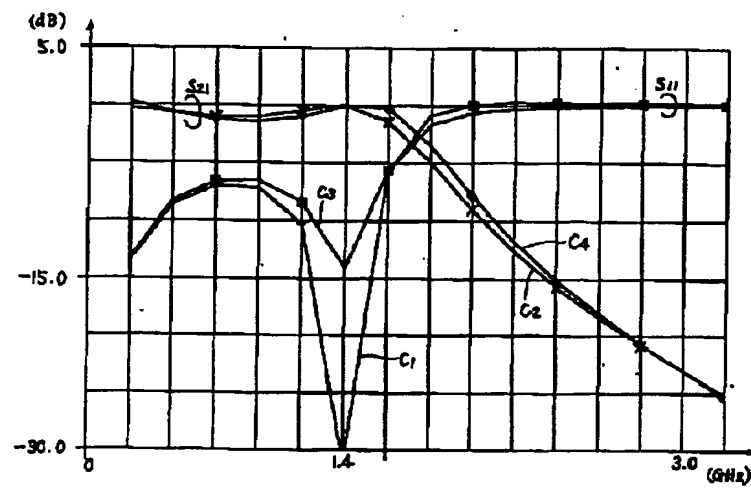
【図8】



【図5】



【図6】



【図7】

